

DIALOG(R)File 347:JAPIO
(c) 2004 JPO & JAPIO. All rts. reserv.

01613123 **Image available**

MANUFACTURE OF SEMICONDUCTOR SINGLE CRYSTAL THIN FILM

PUB. NO.: **60-091623** [JP 60091623 A]
PUBLISHED: May 23, 1985 (19850523)
INVENTOR(s): YOSHII TOSHIO
APPLICANT(s): TOSHIBA CORP [000307] (A Japanese Company or Corporation), JP
 (Japan)
APPL. NO.: 58-199105 [JP 83199105]
FILED: October 26, 1983 (19831026)
INTL CLASS: [4] H01L-021/20; H01L-021/265; H01L-021/324
JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)
JAPIO KEYWORD: R096 (ELECTRONIC MATERIALS -- Glass Conductors); R097
 (ELECTRONIC MATERIALS -- Metal Oxide Semiconductors, MOS);
 R100 (ELECTRONIC MATERIALS -- Ion Implantation)
JOURNAL: Section: E, Section No. 345, Vol. 09, No. 240, Pg. 63,
 September 26, 1985 (19850926)

ABSTRACT

PURPOSE: To improve the crystalloid on the surface side by a method wherein an amorphous layer is recrystallized by heat treatment and then ion is implanted therein while the region near the surface of a semiconductor film is made amorphous to be recrystallized by heat treatment.

CONSTITUTION: The crystal defect in the surface region of a vapor grown film 2' may be reduced by means of forming a thermal oxide film 3 on the surface of the single crystal Si vapor grown film 2. Next after forming an amorphous layer 4 on the interfacial side by Si ion-implanting process, recrystallized P-layer 5 is formed by solid epitaxial growing process utilizing a grown film 2' with crystalline defect on the surface region reduced by heat treatment as a seed crystal to improve the crystalloid on the interfacial side. Furthermore, the crystalloid on the surface side may be further improved by means of forming an amorphous P-layer 6 on the surface side by Si ion-implanting process and then growing another recrystallized P-layer 7 by solid epitaxially growing the amorphous P-layer 6 utilizing the recrystallized P-layer 5 as a seed crystal.

?

⑫ 公開特許公報(A)

昭60-91623

⑤ Int.Cl.⁴H 01 L 21/20
21/265
21/324

識別記号

庁内整理番号

7739-5F

④ 公開 昭和60年(1985)5月23日

6603-5F 審査請求 未請求 発明の数 1 (全5頁)

⑥ 発明の名称 半導体単結晶薄膜の製造方法

⑦ 特 願 昭58-199105

⑧ 出 願 昭58(1983)10月26日

⑨ 発 明 者 吉 井 俊 夫 川崎市幸区小向東芝町1 東京芝浦電気株式会社総合研究
所内

⑩ 出 願 人 株 式 会 社 東 芝 川崎市幸区堀川町72番地

⑪ 代 理 人 弁理士 則近 憲佑 外1名

明 細 書

1. 発明の名称

半導体単結晶薄膜の製造方法

2. 特許請求の範囲

(1) 絶縁性単結晶基板上に単結晶半導体膜を被着する工程と、該半導体膜表面に絶縁膜を形成し、必要とあれば熱処理を行つた後イオン注入を行ない、前記半導体膜の前記絶縁性単結晶基板との界面近傍を非晶質化する工程と、熱処理により該非晶質層を再結晶化する工程と、イオン注入を行ない前記半導体膜の表面近傍を非晶質化する工程と、熱処理により該非晶質層を再結晶化する工程とを具備してなることを特徴とする半導体単結晶薄膜の製造方法。

(2) 半導体膜表面に形成する絶縁膜が熱酸化膜であることを特徴とする前記特許請求の範囲第1項記載の半導体単結晶薄膜の製造方法。

3. 発明の詳細な説明

(発明の属する技術分野)

本発明は絶縁性単結晶基板上の半導体装置の製

造方法に関する。

(従来技術とその問題点)

絶縁性単結晶基板上の単結晶半導体膜を用いた集積回路はその構造上、高密度化、高速度化の点において、半導体基板を用いたものよりも有利である。

反面、絶縁基板上に異種の単結晶半導体膜を成長させるため、この半導体膜中には高密度の格子欠陥が存在するという欠点をもつ。この高密度に存在する格子欠陥が素子の電気的特性を劣化させることが問題となつている。

例えばサファイア基板上的単結晶シリコン膜(SOS膜)を用いたMOSデバイスの場合、その特性の中でドレインリーク電流の増加、あるいは反転層有効移動度の低下がみられる。前者はドレイン側近傍における生成再結合電流によるものであり、シリコン膜の結晶性、特に結晶欠陥が多量に存在するシリコン-サファイア界面近傍の改善が要求される。一方、後者はシリコン膜表面近傍の散乱中心によつて電荷が散乱することにより起

くるものであり、従つて、シリコン膜表面近傍の結晶性を改善することが要求されている。

上述したうちシリコン-サファイア界面近傍の結晶性を改善する方法については、例えば Appl. Phys. Lett. 34 (1), 1 January 1979 に記載された方法が知られている。この方法はサファイア基板上に形成された単結晶シリコン膜にシリコンイオンをイオン注入してシリコンサファイア界面近傍のみを非晶質化した後、熱処理を行ない表面側から再結晶化するものである。この方法ではシリコン-サファイア界面近傍の結晶性は改善されるものの表面近傍については結晶性が改善されない。

そこで、本発明者らは先に特願昭56-45047において、上記方法によりシリコン-サファイア界面近傍の結晶性を改善した後、更にシリコン膜に再度シリコンイオンをイオン注入してシリコン膜の表面近傍を非晶質化し、次いで熱処理を行ない界面側から再結晶化することにより、界面近傍のみならず表面近傍についても結晶性を改善

するという方法を開示した。

上記方法によりサファイア基板上に形成された厚さ $0.3 \mu\text{m}$ の単結晶シリコン膜について、結晶欠陥密度の膜厚方向分布は第1図に示すようなものであつた。第1図中横軸の0はシリコン-サファイア界面を示し、実線Xは気相成長したままの単結晶シリコン膜、破線Yは界面側の再結晶層、一点鎖線Zは表面側の再結晶層の結晶欠陥密度の膜厚方向分布をそれぞれ示すものである。すなわち、単結晶シリコン膜表面の結晶欠陥密度は実線の $2 \times 10^4 / \text{cm}^2$ から一点鎖線の $5 \times 10^3 / \text{cm}^2$ に低下している。

しかし、LSI技術の進歩に伴ない素子が微化されるにつれ、素子特性の向上を図るために単結晶半導体膜の結晶性をより一層改善することが要望されるようになってきた。

〔発明の目的〕

本発明は上記事情に鑑みてなされたものであり、絶縁性単結晶基板上に形成された単結晶半導体膜の結晶性をより一層改善することにより素子特性

の向上した半導体装置を製造し得る方法を提供しようとするものである。

〔発明の概要〕

本発明の半導体装置の製造方法は絶縁性単結晶基板上に単結晶半導体膜を被着し、その後絶縁膜形成及び熱処理を行ない、次いでイオン注入により前記半導体膜の界面側を非晶質化した後、熱処理により再結晶化し、更にイオン注入により前記半導体膜の表面側を非晶質化した後、熱処理により再結晶することを特徴とするものである。

このような方法によれば、熱処理（熱酸化も含む）により半導体の結晶性を改善し、その後界面側を非晶質化し、結晶性の改善された表面側を種結晶とする再結晶化により界面側の結晶性を改善でき、更に表面側を非晶質化し、結晶性の改善された界面側を種結晶とする再結晶化により表面側の結晶性をより一層改善することができる。

また、イオン注入時に半導体面に絶縁膜が形成されていると、注入イオン種以外の不純物の混入を防ぐことができ、品質の安定化をはかることが

できる。

〔発明の効果〕

本発明によつて、絶縁性単結晶基板上に形成される単結晶半導体膜の、特に表面側の結晶性を改善することができると共に、不純物混入を防止することができる。従つて、この半導体膜を用いて形成されるMOSデバイスなどの半導体装置の素子特性を著しく向上できるものである。

〔発明の実施例〕

以下、本発明の実施例を第2図(a)~(c)及び第3図を参照して説明する。

(1) まず、 (1012) 面を有するサファイア($\alpha\text{-Al}_2\text{O}_3$)単結晶基板1上に、CVD (Chemical Vapor Deposition)法により成長温度 950°C 、成長速度 $2 \mu\text{m/min}$ の条件で、厚さ $0.3 \mu\text{m}$ の単結晶シリコン気相成長膜2を形成した(第2図(a)図示)。次に、 100°C 酸素雰囲気中、 1000°C で50分間熱処理を行ない、前記気相成長膜2表面に厚さ 500 \AA の熱酸化膜3を形成した(同図(b)図示)。

この結果、表面領域の結晶欠陥密度が減少した気相成長膜2'が形成され、気相成長膜2'の厚さは0.275 μm となった(同図(c)図示)。

(ii)次いで、LSS理論に基づき、シリコンイオンを加速エネルギー190 keV、ドーズ量 $1 \times 10^{15} / \text{cm}^2$ の条件で前記気相成長膜2'にイオン注入して、シリコン-サファイア界面側に非晶質層4を形成した(同図(d)図示)。つづいて、 N_2 雰囲気中700℃で60分間熱処理を行ない、前記非晶質層4を表面側から固相エピタキシャル成長させて再結晶層5を形成した(同図(e)図示)。

(iii)次いで、シリコンイオンを加熱エネルギー60 keV、ドーズ量 $2 \times 10^{15} / \text{cm}^2$ の条件で前記気相成長膜2'の表面側にイオン注入して非晶質化し、表面側に非晶質層6を形成した(同図(f)図示)。つづいて、 N_2 雰囲気中、700℃で60分間熱処理して前記結晶層6を界面側から固相エピタキシャル成長し、再結晶層7を形成した(同図(g)図示)。

次いで、通常の工程に従い、サファイア基板1

キシャル成長させて再結晶P.17を形成すると表面側の結晶性がより一層改善される(第3図中二点鎖線D)。

この結果、表面の結晶欠陥密度は $3 \times 10^3 / \text{cm}^2$ となり、従来の方法と比較して結晶性が著しく改善されていることがわかる。

したがって、この単結晶シリコン膜に形成されたMOSトランジスタは反転層移動度の増大による動作速度を向上でき、またドレーンリーク電流の減少により消費電力を減少することができた。またトランジスタ特性の均一性の向上が得られた。

また、上記実施例においては、熱酸化膜3形成後、界面側及び表面側にそれぞれ一回ずつイオン注入を行ない、熱処理することにより結晶性を改善したが、この後更に同様な条件で界面側及び表面側についてイオン注入、熱処理を交互にくり返すことによつて、より一層P.1結晶性を改善することができる。

また、本発明方法を用いた後、単結晶半導体膜上にさらに単結晶半導体膜をエピタキシャル成長

上の単結晶シリコン膜にMOSトランジスタを形成した。

上記方法の効果を結晶欠陥密度の膜厚方向分布を示す第3図を参照して説明する。なお、既述した第1図と同様に横軸のOはシリコン-サファイア界面を示す。

第2図(a)図示の工程で形成される単結晶シリコン気相成長膜2(第3図中実線A)表面に同図(b)図示の工程で熱酸化膜3を形成すると気相成長膜2'における表面領域の結晶欠陥が減少する(第3図中破線B)。次に、同図(d)図示の工程でシリコンをイオン注入することにより界面側に非晶質層4を形成した後、同図(e)図示の工程で熱処理により表面領域の結晶欠陥が減少した前記気相成長膜2'を種結晶として固相エピタキシャル成長させて再結晶P.15を形成すると界面側の結晶性が改善される(第3図中一点鎖線C)。更に、同図(f)図示の工程でシリコンをイオン注入することにより表面側に非晶質P.16を形成した後、同図(g)図示の工程で前記再結晶P.15を種結晶として固相エピタ

させることによつて、所望の膜厚の単結晶半導体膜を得ることもできる。

更に、用いる材料や条件は以下のように種々変化させることができる。

上記実施例では絶縁性単結晶基板としてサファイア($\alpha\text{-Al}_2\text{O}_3$)を用いたが、これに限らずスピネル($\text{MgO} \cdot \text{Al}_2\text{O}_3$)、酸化ベリリウム(BeO)、シリカ($\alpha\text{-SiO}_2$)、二酸化トリウム(ThO_2)などでもよい。

半導体膜としてはシリコンの他にゲルマニウム、ガリウム砒素(GaAs)、ガリウムリン(GaP)などの二元系化合物半導体、さらに三元系以上の多元系の化合物半導体でもよい。

シリコン膜の被着方法はCVD法に限らず、真空蒸着法、分子線エピタキシャル法などや挙げることができるが、結晶性が良好である方法が好ましい。

絶縁膜の形成方法は熱酸化以外に、CVD法その他のデポジション法でもよい。

半導体膜へのイオン注入条件は所望の非晶質層を形成できる条件であればよく、半導体膜厚、ス

トッピングパワーなどの関係から決められる。この際、イオン種としてはシリコンの他に Ar などの不活性ガスを用いてもよい。

熱処理温度は再結晶が起こる温度であればよく、例えば上記実施例と他の条件が同じ場合、それぞれ N_2 ガス、 O_2 ガスあるいは Ar などの不活性ガス雰囲気中において、500～1200℃の範囲で同様の効果が認められた。また、熱処理としてレーザーあるいは電子線などのエネルギービームを照射してもよい。

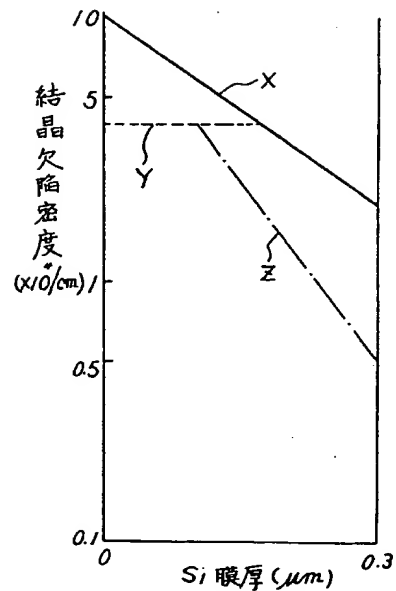
4. 図面の簡単な説明

第1図は従来の方法により製造された単結晶シリコン膜の特性図、第2図(a)～(e)は本発明の実施例における単結晶シリコン膜を得るための製造工程を示す断面図、第3図は同方法により製造された単結晶シリコン膜の特性図である。

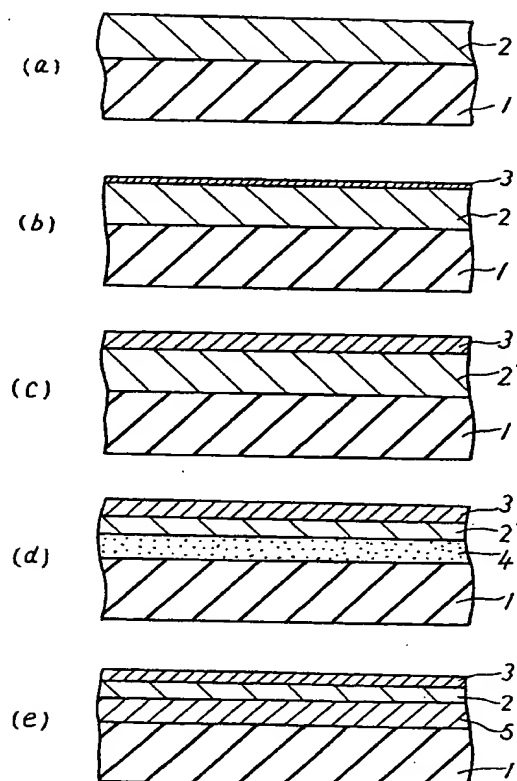
1…サファイア基板、2、2'…単結晶シリコン気相成長膜、3…熱酸化膜、4、6…非晶質層、5、7…再結晶層。

(7317) 井理士 則 近 憲 佑
(ほか1名)

第 1 図



第 2 図



第 3 圖

第 2 圖

